

【11】證書號數：M515677

【45】公告日：中華民國 105 (2016) 年 01 月 11 日

【51】Int. Cl.： G06F5/00 (2006.01)

新型

全 3 頁

【54】名稱： 平行計算的嵌入式感測系統

【21】申請案號： 104214861

【22】申請日： 中華民國 104 (2015) 年 09 月 14 日

【72】新型創作人：高啟洲 (TW)

【71】申請人： 國立臺南大學

臺南市中西區樹林街二段 33 號

【74】代理人： 桂齊恆；林景郁

## [57]申請專利範圍

1. 一種平行計算的嵌入式感測系統，包含：一感測模組，用以輸出複數感測訊號；一可規劃性計算模組，包含：一前端訊號處理單元，包含有一類比/數位轉換器，以將該等感測訊號數位化；及一可規劃性計算器，包含有複數計算單元，各該計算單元連接一記憶體，該可規劃性計算器接收該等感測訊號以執行一工作排程，該工作排程包含複數依序的執行階段，當次執行階段的計算結果儲存於記憶體中以作為下一執行階段的資料源，其中各該執行階段包含有至少一筆計算單位以供該等計算單元計算，該至少一筆計算單位的數量小於或等於該等計算單元的數量；以及一傳輸介面，將該可規劃性計算模組的計算結果對外傳輸。
2. 如請求項 1 所述之平行計算的嵌入式感測系統，其中：當該可規劃性計算器所執行的執行階段包含有多筆計算單位，由該等計算單元分別計算該等計算單位，並將各自的計算結果儲存於各自的記憶體以作為下一執行階段的資料源；當該可規劃性計算器所執行的執行階段僅包含有一筆計算單位，由該等計算單元當中的一個計算該計算單位，並將其計算結果儲存於其記憶體以作為下一執行階段的資料源。
3. 如請求項 1 或 2 所述之平行計算的嵌入式感測系統，該前端訊號處理單元進一步包含一濾波器與一訊號放大器，該濾波器、訊號放大器與類比/數位轉換器依序連接。
4. 如請求項 3 所述之平行計算的嵌入式感測系統，該傳輸介面為通用序列匯流排介面或通用非同步收發傳輸模組介面。

## 圖式簡單說明

圖 1：本創作平行計算的嵌入式感測系統之較佳實施例的電路方塊圖。圖 2：本創作中該可規劃性計算器的電路方塊圖。圖 3：本創作所執行工作排程的流程圖。圖 4：本創作平行計算的嵌入式感測系統連接一電腦系統的示意圖。

(2)

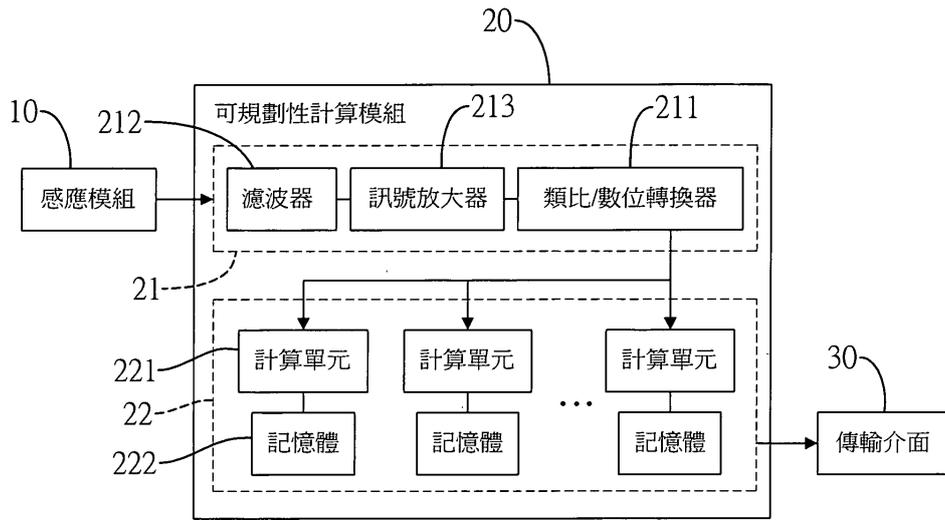


圖 1

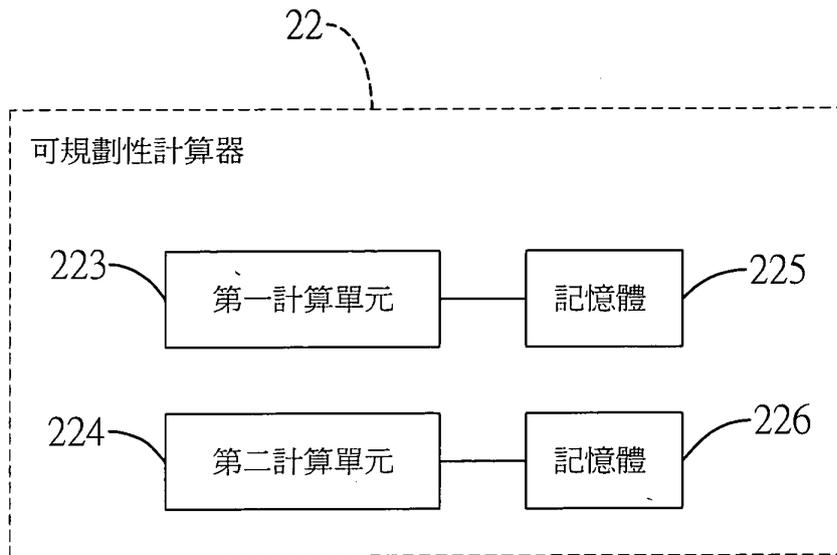


圖 2

(3)

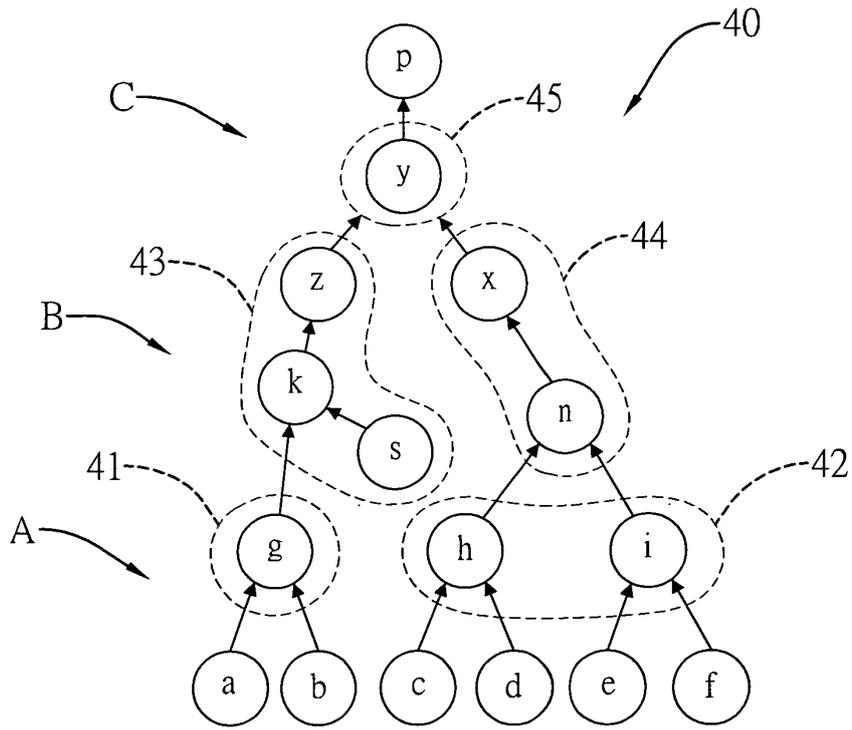


圖 3

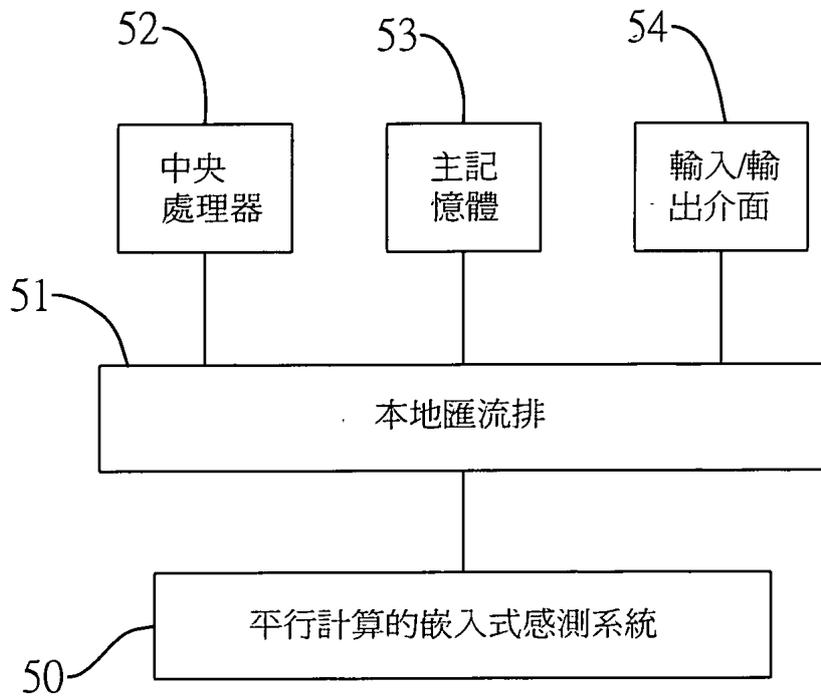


圖 4